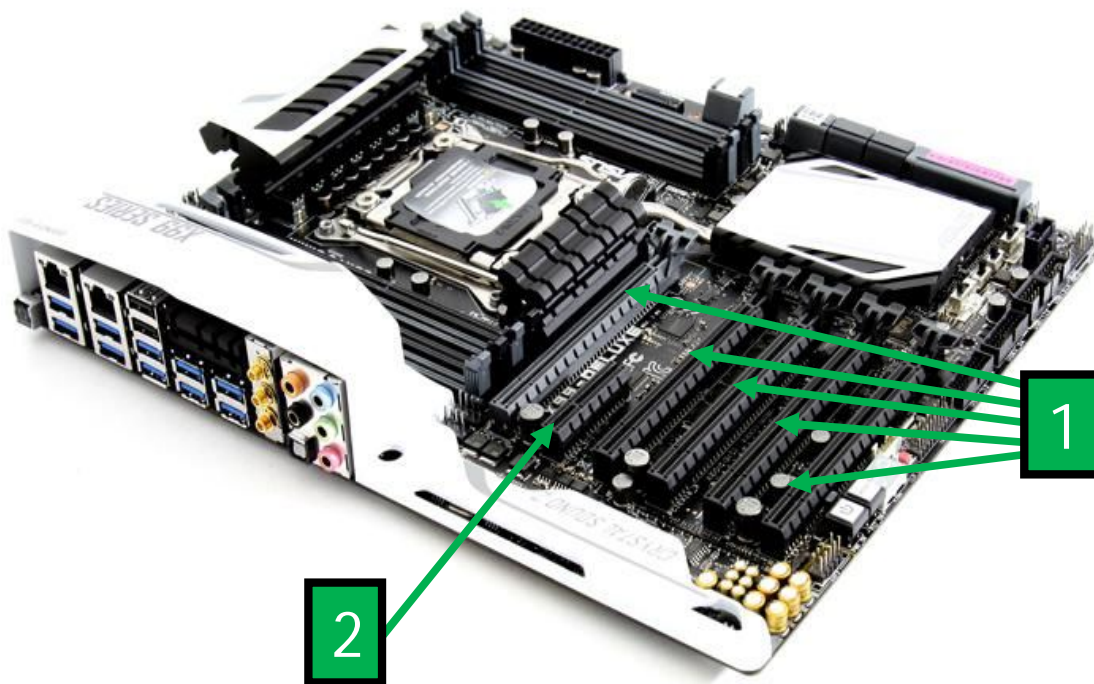


ΟΙ ΔΙΑΥΛΟΙ ΕΠΕΚΤΑΣΗΣ ΤΗΣ ΜΗΤΡΙΚΗΣ Η/Υ ΓΕΝΙΚΕΣ ΠΛΗΡΟΦΟΡΙΕΣ

Όπως είναι φανερό από τον τίτλο (δίαυλοι επέκτασης – expansion slots), μιλάμε για μια τεχνική με την οποία επεκτείνουμε, αυξάνουμε τις δυνατότητες ενός Η/Υ. Πραγματικά οι υποδοχές αυτές δημιουργήθηκαν για να υπάρχει η δυνατότητα να επεκτείνουμε τα χαρακτηριστικά ενός συστήματος, προσθέτοντας με την μορφή καρτών (κάρτες επέκτασης) οι οποίες τοποθετούνται σε ειδικές θέσεις πάνω στην μητρική ώστε να εξασφαλιστεί η συνέχεια και η επικοινωνία συνολικά του συστήματος από πλευράς τροφοδοσίας και δεδομένων. Οι κάρτες αυτές μπορεί να είναι κάρτες γραφικών ή ήχου ή δικτύου ή επεξεργασίας video κ.α. Οι υποδοχές που τοποθετούνται αυτές οι κάρτες ονομάστηκαν slots (δίαυλοι) για να τονίσουν την συνέχεια της επικοινωνίας με το υπόλοιπο σύστημα. Ας δούμε τι υπάρχει σχετικά με τα slots σήμερα και παρακάτω θα κάνουμε μια μικρή ιστορική διαδρομή.



1 → Δίαυλοι PCI Express X 16 rev 3.0 (5 slot)

2 → Δίαυλος (1) PCI Express X 4 rev 2.0



1 → PCI Express X 16 rev 3.0

2 → PCI Express X 1 (2 slot) rev 2.0

3 → PCI

Ο Δίαυλος PCI γενικά

Τον δίαυλο PCI (Peripheral Component Interconnect), παρουσίασε η Intel το 1992. Υιοθετήθηκε από τους κατασκευαστές μητρικών και καρτών επέκτασης και αντικατέστησε γρήγορα τους διαύλους ISA και VLB ενώ συνυπήρξε μαζί με τον δίαυλο EISA έως το 2000 (τους άλλους διαύλους θα τους δούμε στην ιστορική αναδρομή). Ο δίαυλος PCI βελτιώθηκε σε διάφορες εκδόσεις χρονικά και κάλυψε τις ανάγκες όλων των κατασκευαστών πλην αυτών των καρτών γραφικών, που ήθελαν συνεχώς μεγαλύτερες επιδόσεις για τις ολοένα γρηγορότερες κάρτες γραφικών που προσπαθούσαν να ανταπεξέλθουν στις απαιτήσεις της βιομηχανίας λογισμικού παιχνιδιών Η/Υ και στην επεξεργασία video γενικότερα. Έτσι το 1997 και πάλι η Intel παρουσίασε έναν νέο δίαυλο μόνο για κάρτες γραφικών: τον AGP

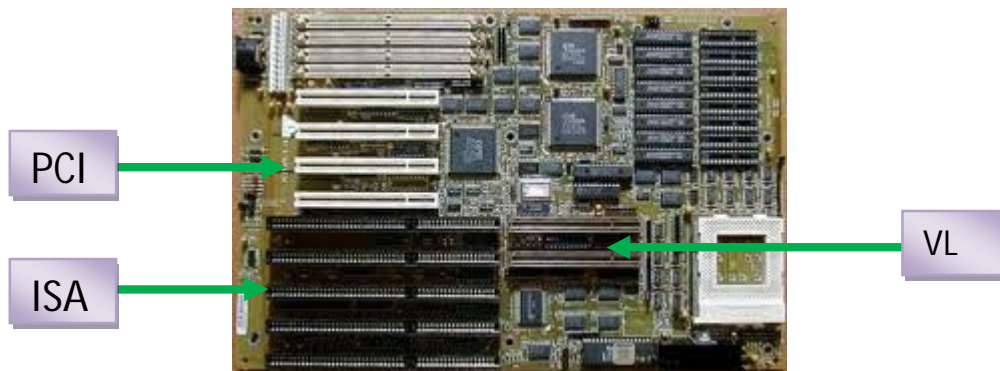
Δίαυλοι επέκτασης μητρικής Η/Υ - Slots

(Accelerated Graphics Port) ο οποίος όμως αντικαταστάθηκε το 2004 από μια ριζικά νέα έκδοση του διαύλου PCI: τον PCI Express ο οποίος στις διάφορες εκδόσεις του κυριάρχησε ως μοναδικός πλέον διάυλος επέκτασης στις μητρικές κάρτες Η/Υ.

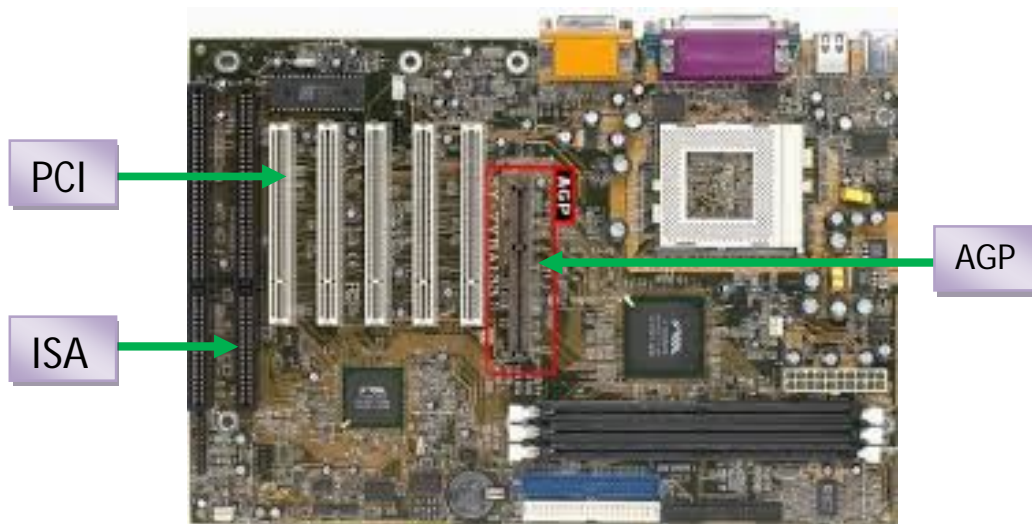
Οι παλαιότεροι διάυλοι και η εξέλιξη του PCI

Αρχικά να ξεκαθαρίσουμε ότι η υλοποίηση του PCI εκτός από κλασική μορφή (αυλάκι) που χρησιμοποιείται για την προσθήκη διαφόρων καρτών επέκτασης, υπάρχει και πάνω στην μητρική σε μορφή IC. Ας δούμε το θέμα από την αρχή.

Ο πρώτος PCI (Intel 1992), ήταν στην πραγματικότητα ένας υβριδικός διάυλος από αυτούς της εποχής εκείνης: του ISA και του VL Bus.



Μητρική της εποχής (δεκαετία 90) με τους διαύλους ISA – PCI – VLBUS ταυτόχρονα

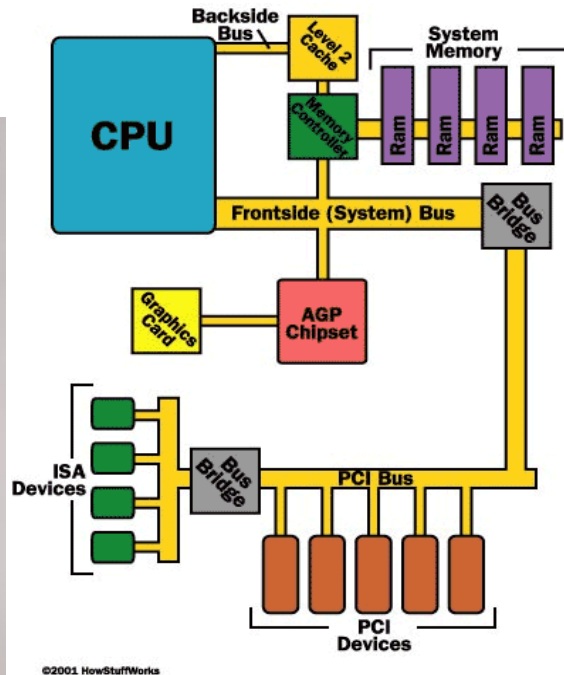


Μητρική της εποχής (2000) με τους διαύλους ISA – PCI – AGP ταυτόχρονα

Δίαυλοι επέκτασης μητρικής Η/Υ - Slots



Κάρτες PCI- ISA- AGP



©2001 HowStuffWorks

Δίαυλος AGP (Accelerated Graphics Port)

Ο δίαυλος AGP σχεδιάστηκε ειδικά για τις απαιτήσεις των τρισδιάστατων γραφικών. Με τη βοήθεια του AGP αλλά και διαφόρων άλλων κυκλωμάτων, μια κάρτα γραφικών τύπου AGP επικοινωνεί απευθείας με την κύρια μνήμη του συστήματος, χωρίς τη μεσολάβηση του διαύλου PCI. Η επικοινωνία της κύριας μνήμης και του διαύλου AGP γίνεται με τη βοήθεια κυκλωμάτων (γέφυρα) που βρίσκονται στο chipset υποστήριξης. Το εύρος του διαύλου είναι 32bit με συχνότητα 66MHz. Ο δίαυλος AGP μπορεί να μεταφέρει δεδομένα δύο φορές σε κάθε κύκλο ρολογιού, μια κατά την άνοδο και μία κατά την κάθοδο του παλμού. Ο ρυθμός μετάδοσης δεδομένων είναι 266MBytes/sec. (κατάσταση 1X). Στην πράξη ο ρυθμός μετάδοσης μπορεί να οκταπλασιαστεί (κατάσταση 8X). Έτσι διακρίνονται οι καταστάσεις, 2X με ταχύτητα μεταφοράς δεδομένων 533MBytes/sec, 4X με ταχύτητα μεταφοράς δεδομένων 1066MBytes/sec και 8X με ταχύτητα μεταφοράς δεδομένων 2,1GBytes/sec. Στην πραγματικότητα ο AGP είναι μια θύρα παρά δίαυλος.

Ο δίαυλος αυτός έχει αντικατασταθεί από τον PCI –Express x16.

Δίαυλος AMR

Ο δίαυλος AMR (Audio Modem Riser) και οι παραλλαγές αυτού όπως ο CNR (Communication and Networking Riser) που υποστήριζε επιπλέον κάρτες δικτύου και κάρτες USB και ο ACR (Advanced Communications Riser) που είχε περίπου τις ίδιες τεχνικές προδιαγραφές με τον CNR, αλλά υποστήριζε και ασύρματες συνδέσεις, δεν χρησιμοποιούνται πλέον.

Δίαυλος ISA (Industry Standard Architecture)

Ο δίαυλος ISA που ακολουθούσε τους προσωπικούς υπολογιστές από τα πρώτα τους βήματα μέχρι και πριν αρκετά χρόνια, δεν χρησιμοποιείται πλέον. Αυτή η αρχιτεκτονική αποδείχθηκε ανεπαρκής, καθώς από ένα σημείο και μετά, δεν κατάφερε να συμβαδίσει με τους ολοένα και πιο γρήγορους επεξεργαστές. Είχε εύρος 32bit, δούλευε αρχικά στη συχνότητα των 8MHz και μεταγενέστερα στα 16MHz ενώ υποστήριζε κάρτες με «άμεση τοποθέτηση και λειτουργία» (Plug and Play).

Δίαυλοι επέκτασης μητρικής Η/Υ - Slots

Η αρχική υλοποίηση του διαύλου PCI μετέφερε τα δεδομένα παράλληλα και είχε επιδόσεις ισάξιες με την βελτιωμένη έκδοση του VL Bus της εποχής εκείνης, δηλαδή εύρος διαδρόμου 32 bit και ταχύτητα 33 MHz, μεγέθη που έδιναν μεταφορά δεδομένων 132 MB το δευτερόλεπτο. Η εξέλιξη του στην πορεία ανέβασε τις επιδόσεις του, όπως φαίνονται στον παρακάτω πίνακα:

Bus Type	Bus Width	Bus Speed	MB/sec
ISA	16 bits	8 MHz	16 MBps
EISA	32 bits	8 MHz	32 MBps
VL-bus	32 bits	25 MHz	100 MBps
VL-bus	32 bits	33 MHz	132 MBps
PCI	32 bits	33 MHz	132 MBps
PCI	64 bits	33 MHz	264 MBps
PCI	64 bits	66 MHz	512 MBps
PCI	64 bits	133 MHz	1 GBps

Ο δίαυλος PCI συνδεόταν (και συνδέεται) με τον επεξεργαστή μέσα από τον βασικό δίαυλο δεδομένων του Η/Υ, του FSB με την βοήθεια μιας γέφυρας (bus bridge). Η καθιέρωση του PCI έγινε γιατί με την έλευση των Win 95 η Microsoft μαζί με άλλα τον υπολόγισε για την λειτουργία Plug and Play (ή Plug and Pray όπως έλεγαν τότε, για τα διάφορα «ατυχήματα» κατά τα πρώτα χρόνια εφαρμογής του).

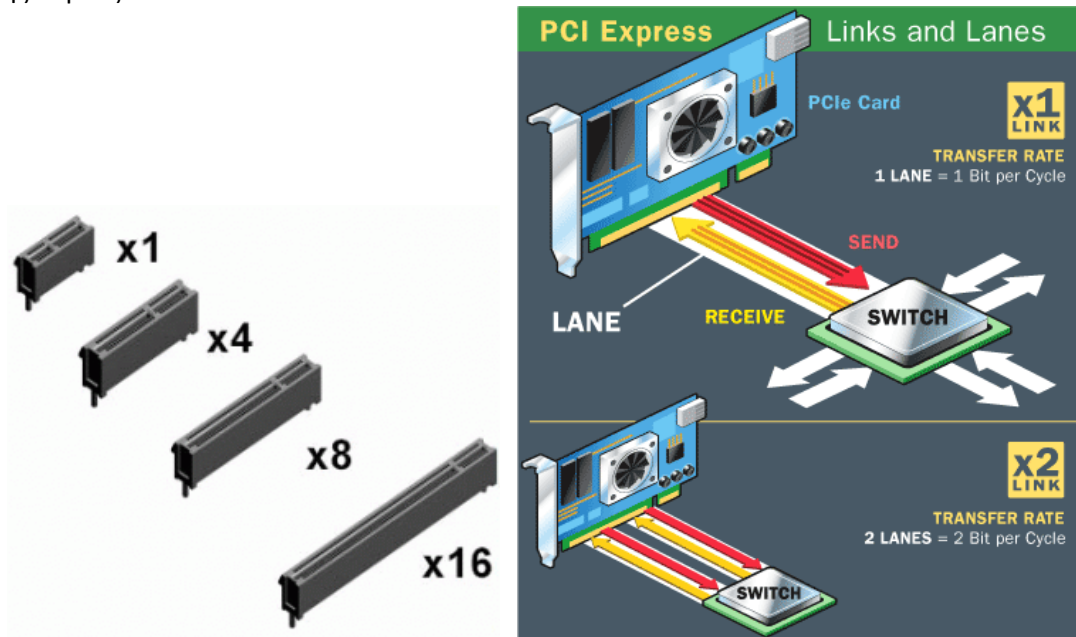
Τελικά όπως καταλάβαμε από την παραπάνω πορεία ο PCI έχοντας περάσει τις δύο πετυχημένες δεκαετίες παρουσίας του, έχει αντικατασταθεί από τον PCI Express και πλέον σε όποιες μητρικές τον δούμε, υπάρχει μόνο για λόγους συμβατότητας προς τα πίσω.

Ο ΔΙΑΥΛΟΣ PCI Express

Το 2004 η Intel (με την συνεργασία των IBM – HP –Dell) παρουσίασε τον δίαυλο PCI Express με σκοπό την αντικατάσταση του γερασμένου πλέον AGP. Σε αντίθεση με τους διαύλους PCI και τον παλαιότερο AGP, η μετάδοση των δεδομένων στο δίαυλο PCI -Express γίνεται **σειριακά**, από τις λεγόμενες «λεωφόρους» ή «λωρίδες» (Lanes). Κάθε lane αποτελείται από δύο αγωγούς ο ένας εκ των οποίων χρησιμοποιείται για την αποστολή και ο άλλος για τη λήψη δεδομένων. Ο δίαυλος μπορεί να διαθέτει μέχρι 32 Lanes. Έτσι η ταχύτητα του κλιμακώνεται αντίστοιχα από x1 σε x2, x3, x4, x8, x16 και x32. Με άλλα λόγια σήμερα υπάρχουν οι εξής υλοποιήσεις PCI E slot σχετικά με τα lanes που διαθέτουν:

- PCI e X 1 διαθέτει 1 lane (αρχικός σκοπός η αντικατάσταση του PCI)
- PCI e X 4 διαθέτει 4 lanes
- PCI e X 8 διαθέτει 8 lanes
- PCI e X 16 διαθέτει 16 lanes (αρχικός σκοπός η αντικατάσταση του AGP)
- PCI e X 32 διαθέτει 32 lanes

Στο σημείο αυτό πρέπει να πούμε ότι δόθηκε από την Intel , μεγάλη βαρύτητα στο θέμα της συμβατότητας κατά την σχεδίαση του διαύλου. Έτσι από την μία πλευρά το κομμάτι του λογισμικού (drivers), είναι πλήρως συμβατό με τον απλό PCI , αλλά και από την άλλη οι διάφορες εκδόσεις του PCI E παρουσιάζουν υψηλή προσαρμοστικότητα μεταξύ τους. Για παράδειγμα ισχύει ότι οι κάρτες PCI e X 1, τοποθετούνται σε όλους τους μεγαλύτερους PCI e διαύλους , όπως και PCI e X 4 στους μεγαλύτερους τους κοκ. Σε αυτές τις περιπτώσεις βέβαια τα lanes που δεν καταλαμβάνονται είναι ανενεργά, δηλ δεν αλλάζει η συμπεριφορά της κάρτας.



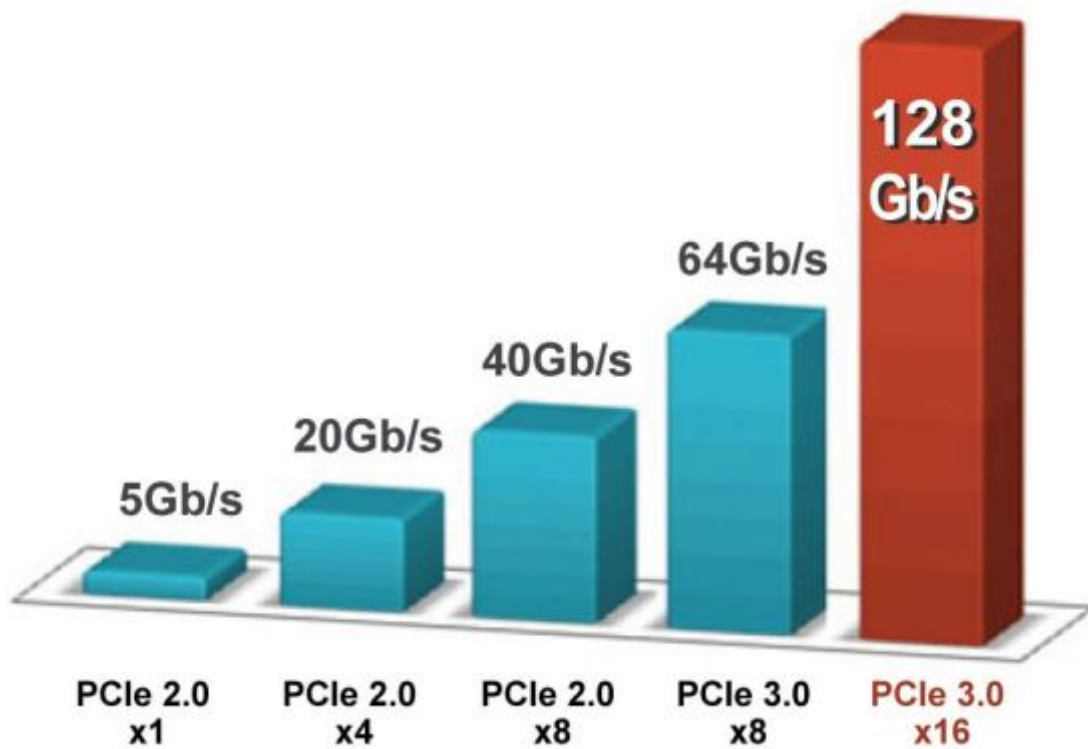
Όμως εκτός από τα lanes, ο δίαυλος PCI e δέχθηκε στα χρόνια λειτουργίας του τέσσερις αναθεωρήσεις (revisions) αλλά και κάποιες ενδιάμεσες βελτιώσεις αυτών και έτσι από αυτή τη πλευρά διακρίνονται οι αντίστοιχες τέσσερις προδιαγραφές (standard) – εκδόσεις (revisions) του. Έχουμε λοιπόν τους:

- ✓ Το 2004 παρουσιάστηκε το PCI e rev 1.0 ή ver 1.0 (ακολούθησε το 2005 η έκδοση PCI e rev 1.1 ή ver 1.1).
- ✓ Το 2007 παρουσιάστηκε το PCI e rev 2.0 ή ver 2.0 (ακολούθησε η έκδοση PCI e rev 2.1 ή ver 2.1).
- ✓ Το 2010 παρουσιάστηκε το PCI e rev 3.0 ή ver 3.0 (αργότερα ανακοινώθηκε η έκδοση PCI e rev 3.1 ή ver 3.1 αλλά δεν υλοποιήθηκε).
- ✓ Το 2011 ανακοινώθηκε ότι σχεδιάζεται το PCI e rev 4.0 ή ver 4.0 και αναμένεται ακόμα η υλοποίησή του.

Όπως είπαμε και προηγούμενα δόθηκε έμφαση στη συμβατότητα προς τα πίσω. Έτσι όταν έχουμε μια PCI e κάρτα rev 3.0 τότε μπορεί να τοποθετηθεί και να δουλέψει σε δίαυλο PCI e rev 2.0.

Όμως τι σημαίνουν αυτές οι διαφορετικές εκδόσεις του PCI e; Η απάντηση είναι στα χαρακτηριστικά συχνότητας λειτουργίας του διαύλου και στην ταχύτητα μεταφοράς των

δεδομένων, που έχουν αυξητικές τάσεις συνεχώς. Ρίξτε μια ματιά στους πίνακες και τα γραφήματα που ακολουθούν και θα δείτε τις βελτιώσεις και τις διαφορές σχετικά με τα διαθέσιμα lanes και την έκδοση του PCI e.

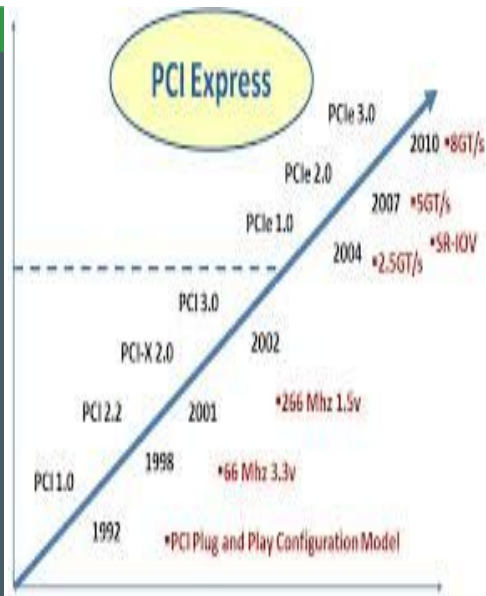
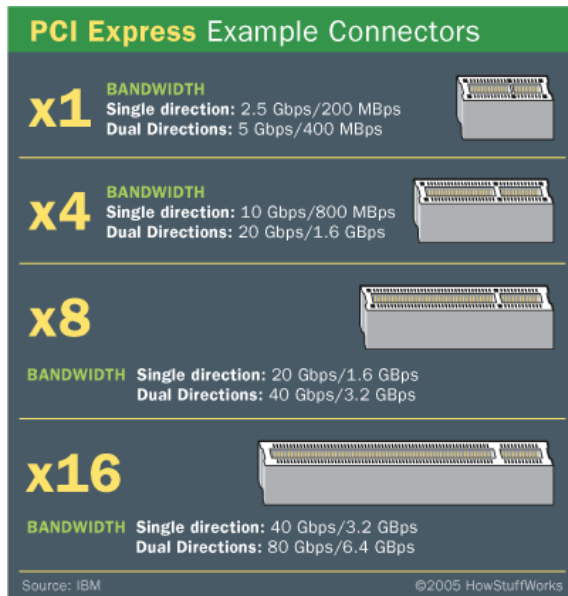


Επιδόσεις PCI Express

PCI Express version	Line code	Per lane			In a ×16 slot (16-lane)	
		Raw bit rate	Bandwidth		Raw bit rate	Bandwidth
			Gbit/s	MB/s		
1.0	8b/10b	2.5 GT/s	2 Gbit/s	250 MB/s	40 GT/s	4 GB/s
2.0	8b/10b	5 GT/s	4 Gbit/s	500 MB/s	80 GT/s	8 GB/s
3.0	128b/130b	8 GT/s	7.877 Gbit/s	984.6 MB/s	128 GT/s	15.754 GB/s

Δίαυλοι επέκτασης μητρικής Η/Υ - Slots

4.0	128b/130b	16 GT/s	15.754 Gbit/s	1969.2 MB/s	256 GT/s	31.508 GB/s
Οι παραπάνω τιμές αφορούν την μία κατεύθυνση (αποστολής ή λήψης δεδομένων)						



Παρατηρήσεις:

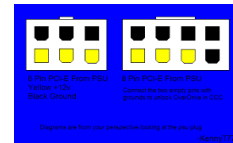
Στο δίαυλο PCI-Express τα μεταδιδόμενα bit ομαδοποιούνται σε «πακέτα» και διανέμονται μέσω ενός switch (μεταγωγέα), όπως γίνεται και στα δίκτυα. Στη διάθεση του switch υπάρχουν οκτώ διαφορετικοί κωδικοί προτεραιότητας, με τους οποίους μπορεί να διακόπτεται η μετάδοση δεδομένων από υπομονάδες με χαμηλή προτεραιότητα, εάν συγχρόνως υπάρχει ανάγκη για μεταφορά δεδομένων από υπομονάδες με υψηλότερη προτεραιότητα. Οι λειτουργίες πραγματικού χρόνου δεν διακόπτονται. Είναι απαραίτητο ο ρυθμός αποστολής δεδομένων να γνωστοποιείται στην υπομονάδα λήψης, για το λόγο αυτό σε κάθε πακέτο με bit πληροφορίας προστίθενται 2 bit με τα οποία κωδικοποιείται η ταχύτητα μετάδοσης και δεν είναι βέβαια δεδομένα. Παρατηρήστε στον παραπάνω πίνακα και στη στήλη Line Code αυτά τα επιπλέον 2 bit. Εξαιτίας του γεγονότος της «πακετοποίησης» των δεδομένων προέκυψε και ο όρος έκφρασης της ταχύτητας μεταφοράς GT/s = GigaTransfers per Second.

Η ισχύς στους διαύλους PCI – Express.

Στους δίαυλους PCI E σήμερα μπορεί να τοποθετηθούν όλες οι κάρτες επέκτασης. Η ισχύ που διαθέτει όμως ο κάθε δίαυλος για την τροφοδοσία της κάρτας που θα δεχθεί είναι συγκεκριμένη και μέχρι 25 Watt. Οι κάρτες γραφικών απαιτούν μεγαλύτερη ισχύ κατά κανόνα την οποία λαμβάνουν όπως έχουμε ήδη εξετάσει από το κατάλληλο τροφοδοτικό. Ανάλογα με την κάρτα γραφικών που έχουμε στο σύστημα, θα πρέπει να εξασφαλίσουμε

Διάυλοι επέκτασης μητρικής Η/Υ - Slots

την κατάλληλη υποστήριξη τροφοδοσίας από το τροφοδοτικό. Οι παροχές που δίνουν τα τροφοδοτικά για αυτές τις περιπτώσεις είναι σε μορφή των 6 pin (75 Watt) και 8 pin (150 Watt). Για παράδειγμα η κάρτα γραφικών που εικονίζεται παρακάτω απαιτεί τροφοδοσία 8+6 PCI e (150 + 75 Watt)



Γενικά για να συνοψίσουμε ένα σύστημα για να αποδίδει τα αναμενόμενα θα πρέπει τα επιμέρους εμπλεκόμενα μέρη να συνεργάζονται αρμονικά στο σύνολο των δυνατοτήτων καθενός. Για παράδειγμα όταν χτίζουμε ένα σύστημα και επιλέγουμε μητρική κάρτα που διαθέτει διαύλους PCI e γεν 3.0 (32 lanes) και τοποθετούμε αντίστοιχη κάρτα γραφικών, τότε θα πρέπει να πλαισιωθεί από τον κατάλληλο επεξεργαστή (να υποστηρίζει αντίστοιχα lanes) κατάλληλη μνήμη RAM και τροφοδοτικό για να αξιοποιηθούν οι δυνατότητες του συνόλου.

Δίαυλοι επέκτασης μητρικής Η/Υ - Slots

Τελειώνοντας την μελέτη του διαύλου PCI Express βλέπουμε στον παρακάτω πίνακα τα Pin του. Παρατηρήστε πως επιτυγχάνεται και σε αυτό το επίπεδο η συμβατότητα προς τα πίσω ή καλύτερα μεταξύ των διάφορων εκδόσεων. Ο δίαυλος PCI e X 1, χρησιμοποιεί μέχρι το pin 18 (lane 0) ενώ ο δίαυλος PCI e X 4, χρησιμοποιεί μέχρι το pin 32 (lanes 0 έως 3), ο δίαυλος PCI e X 8, χρησιμοποιεί μέχρι το pin 49 (lanes 0 έως 7) και τέλος ο δίαυλος PCI e X 16, χρησιμοποιεί μέχρι το pin 82 (lanes 0 έως 15).

PCI Express connector pinout (×1, ×4, ×8 and ×16 variants)

Pin	Side B	Side A	Description	Pin	Side B	Side A	Description
1	+12 V	PRSNT1#	Must connect to farthest PRSNT2# pin	50	HSOp(8)	Reserved	Lane 8 transmit data, + and -
2	+12 V	+12 V		51	HSON(8)	Ground	
3	+12 V	+12 V		52	Ground	HSIp(8)	Lane 8 receive data, + and -
4	Ground	Ground		53	Ground	HSIn(8)	
5	SMCLK	TCK	SMBus and JTAG port pins	54	HSOp(9)	Ground	Lane 9 transmit data, + and -
6	SMDAT	TDI		55	HSON(9)	Ground	
7	Ground	TDO		56	Ground	HSIp(9)	Lane 9 receive data, + and -
8	+3.3 V	TMS		57	Ground	HSIn(9)	
9	TRST#	+3.3 V		58	HSOp(10)	Ground	Lane 10 transmit data, + and -
10	+3.3 V	+3.3 V	59	HSON(10)	Ground		

Δίαυλοι επέκτασης μητρικής Η/Υ - Slots

	aux						
11	WAKE#	PERST#	Link reactivation; fundamental reset	60	Ground	HSIp(10)	Lane 10 receive data, + and -
Key notch				61	Ground	HSIn(10)	
12	CLKREQ#	Ground	Request running clock	62	HSOp(11)	Ground	Lane 11 transmit data, + and -
13	Ground	REFCLK+	Reference clock differential pair	63	HSOn(11)	Ground	
14	HSOp(0)	REFCLK-	Lane 0 transmit data, + and -	64	Ground	HSIp(11)	Lane 11 receive data, + and -
15	HSOn(0)	Ground		65	Ground	HSIn(11)	
16	Ground	HSIp(0)	Lane 0 receive data, + and -	66	HSOp(12)	Ground	Lane 12 transmit data, + and -
17	PRSNT2#	HSIn(0)		67	HSOn(12)	Ground	
18	Ground	Ground		68	Ground	HSIp(12)	Lane 12 receive data, + and -
PCI Express x1 cards end at pin 18				69	Ground	HSIn(12)	
19	HSOp(1)	Reserved	Lane 1 transmit data, + and -	70	HSOp(13)	Ground	Lane 13 transmit data, + and -
20	HSOn(1)	Ground		71	HSOn(13)	Ground	
21	Ground	HSIp(1)	Lane 1 receive data, + and	72	Ground	HSIp(13)	Lane 13 receive

Δίαυλοι επέκτασης μητρικής Η/Υ - Slots

22	Ground	HSIn(1)	-	73	Ground	HSIn(13)	data, + and -
23	HSOp(2)	Ground	Lane 2 transmit data, + and -	74	HSOp(14)	Ground	Lane 14 transmit data, + and -
24	HSOn(2)	Ground		75	HSOn(14)	Ground	
25	Ground	HSIp(2)	Lane 2 receive data, + and -	76	Ground	HSIp(14)	Lane 14 receive data, + and -
26	Ground	HSIn(2)		77	Ground	HSIn(14)	
27	HSOp(3)	Ground	Lane 3 transmit data, + and -	78	HSOp(15)	Ground	Lane 15 transmit data, + and -
28	HSOn(3)	Ground		79	HSOn(15)	Ground	
29	Ground	HSIp(3)	Lane 3 receive data, + and -	80	Ground	HSIp(15)	Lane 15 receive data, + and -
30	Reserved	HSIn(3)		81	PRSNT2#	HSIn(15)	
31	PRSNT2#	Ground		82	Reserved	Ground	
32	Ground	Reserved					
PCI Express ×4 cards end at pin 32							
33	HSOp(4)	Reserved	Lane 4 transmit data, + and -				
34	HSOn(4)	Ground					

Δίαυλοι επέκτασης μητρικής Η/Υ - Slots

35	Ground	HSIp(4)	Lane 4 receive data, + and -				
36	Ground	HSIn(4)					
37	HSOp(5)	Ground	Lane 5 transmit data, + and -				
38	HSOn(5)	Ground					
39	Ground	HSIp(5)	Lane 5 receive data, + and -				
40	Ground	HSIn(5)					
41	HSOp(6)	Ground	Lane 6 transmit data, + and -				
42	HSOn(6)	Ground					
43	Ground	HSIp(6)	Lane 6 receive data, + and -			Legend	
44	Ground	HSIn(6)				Ground pin	Zero volt reference
45	HSOp(7)	Ground	Lane 7 transmit data, + and -			Power pin	Supplies power to the PCIe card
46	HSOn(7)	Ground				Output pin	Signal from the card to the motherboard
47	Ground	HSIp(7)	Lane 7 receive data, + and -			Input pin	Signal from the motherboard to the card

Δίαυλοι επέκτασης μητρικής Η/Υ - Slots

48	PRSNT2#	HSIn(7)		<u>Open drain</u>	May be pulled low or sensed by multiple cards
49	Ground	Ground		Sense pin	Tied together on card
PCI Express ×8 cards end at pin 49				Reserved	Not presently used, do not connect

Βιβλιογραφία

Για την συγγραφή αυτών των σημειώσεων, εκτός των άλλων, αντλήθηκαν πληροφορίες από τους παρακάτω δικτυακούς τόπους:

http://en.wikipedia.org/wiki/PCI_Express

http://el.wikipedia.org/wiki/PCI_Express

<http://www.tomshardware.co.uk/forum/344877-33-will-express-card-work-slot>

<http://www.trentonsystems.com/applications/pci-express-interface>

<http://www.entusiastpc.net/articles/00003/3.aspx>

<http://www.hardwaresecrets.com/printpage/Everything-You-Need-to-Know-About-the-PCI-Express/190>

http://el.wikipedia.org/wiki/Accelerated_Graphics_Port

<http://computer.howstuffworks.com/pci.htm>

<http://blog.duropc.com/2013/07/the-difference-between-pcie-x1-x4-x8-x16-and-x32/>